

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-258268

(43)Date of publication of application : 03.10.1997

(51)Int.Cl.

G02F 1/136  
G02F 1/1343  
H01L 29/786

(21)Application number : 08-071700

(71)Applicant : SHARP CORP

(22)Date of filing : 27.03.1996

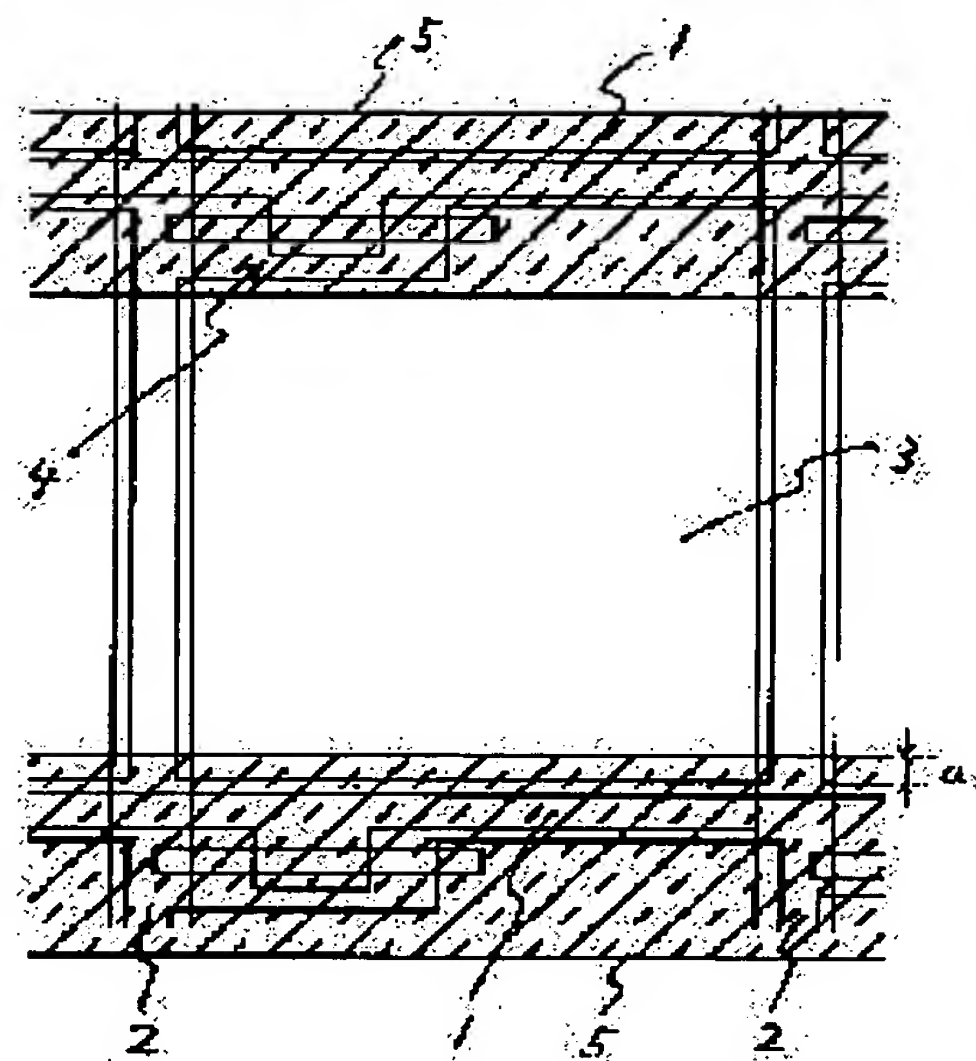
(72)Inventor : ISHIGURO KENICHI

## (54) LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a liquid crystal display device without change in opening part shape due to sticking deviation between a thin film transistor(TFT) substrate and a counter substrate by constituting the device so that a set of two sides facing each other of a rectangle of a pixel opening part is prescribed by a light shield film, and another set is prescribed by a wiring pattern formed on the TFT substrate.

**SOLUTION:** Gate signal wiring 1 and source signal wiring 2 are provided on the TFT substrate side so as to pass the periphery of each pixel electrode 3 and intersect orthogonally with each other, and the TFT connected to the pixel electrode 3 as a liquid crystal driving switching element is provided in the vicinity of the crossing part between these wiring 1, 2. A black matrix(BM) 5 is formed linearly on the position opposite to the gate signal wiring 1 on the counter substrate side, and the BM 5 is provided with a sticking margin a for prescribing overlap with the pixel electrode 3. Thus, the side of the gate signal wiring 1 side constituting the pixel electrode 3 does not come off from the area forming the BM 5 due to the sticking deviation.



## LEGAL STATUS

[Date of request for examination] 23.07.1999

[Date of sending the examiner's decision of rejection] 13.11.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3319935

[Date of registration] 21.06.2002

[Number of appeal against examiner's decision of rejection] 2001-21643

[Date of requesting appeal against examiner's decision of rejection] 04.12.2001

[Date of extinction of right]

**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-258268

(43)公開日 平成9年(1997)10月3日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0		G 0 2 F 1/136	5 0 0
1/1343			1/1343	
H 0 1 L 29/786			H 0 1 L 29/78	6 1 2 C 6 1 9 B

審査請求 未請求 請求項の数5 O L (全 6 頁)

(21)出願番号 特願平8-71700

(22)出願日 平成8年(1996)3月27日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 石黒 謙一

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

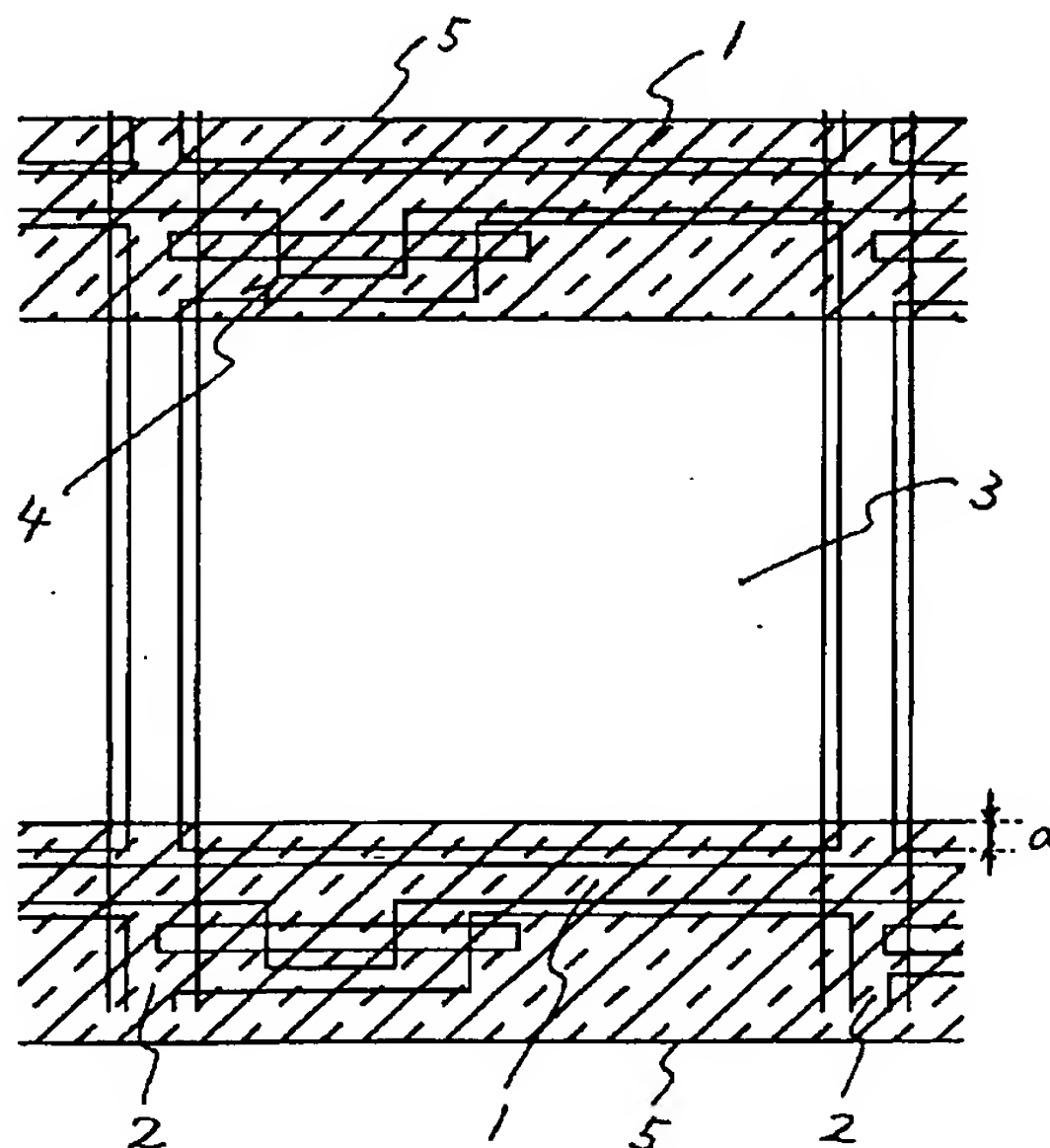
(74)代理人 弁理士 梅田 勝

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 T F T基板側に存在する金属配線を画素間の遮光膜として利用することにより開口率を向上させた液晶表示装置、特に投影型液晶表示装置において、2枚の基板を貼り合わせた際に生じるずれによって開口部の形状が変化しないようにする。

【解決手段】 液晶表示装置の画素開口部の形状が長方形であり、そのうち向かい合う2辺が対向基板上に形成されたBMによって規定され、残りの2編がT F T基板に形成された信号配線で規定される。BMの大きさは画素電極の縁から貼り合わせマージン分だけ内側が遮光されるように形成されているので、貼り合わせずれが任意の方向に発生しても開口部の大きさ及び形状は変化しない。この結果、安定した表示品位を有する液晶表示装置を提供することができる。



## 【特許請求の範囲】

【請求項1】 画素電極と該画素電極への信号の入出力を制御するスイッチング素子と、該スイッチング素子を順次オンオフ制御する走査配線と、前記スイッチング素子を介して画素電極へデータを入出力するための信号配線とを設けた下部基板と、透明電極及び遮光膜を設けた上部基板との間に液晶を保持してなる液晶表示装置であって、前記画素電極の一部が前記走査配線または信号配線に重なる構造を有する液晶表示装置において、

画素開口部の形状が長方形であり、  
該長方形の向かい合う2辺の1組が前記遮光膜によって規定され、他の1組が下部基板に形成された配線パターンによって規定されたことを特徴とする液晶表示装置。

【請求項2】 前記スイッチング素子が、前記遮光膜と対向する位置に形成されたことを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記配線パターンの少なくとも一部が、走査配線であることを特徴とする請求項1または2記載の液晶表示装置。

【請求項4】 前記配線パターンの少なくとも一部が、信号配線であることを特徴とする請求項1または2記載の液晶表示装置。

【請求項5】 前記配線パターンの少なくとも一部が、一定電圧で保持されたことを特徴とする請求項1から4のいずれか記載の液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、特に、プロジェクションテレビ等に使用される投影型液晶表示装置に関する。

## 【0002】

【従来の技術】近年、平面ディスプレイの開発、特に、消費電力が小さく、表示品位の優れた液晶表示装置の開発が盛んに行われている。液晶表示装置としては例えば、アクティブマトリクス型液晶表示装置のようにドット表示を行う個々の画素に対応してマトリクス状に薄膜トランジスタ（以下、TFTと称する）を配置し、各画素にメモリ機能を持たせてコントラスト良く画像表示を行うこともよく知られている。このような液晶表示装置の中でも、大画面表示が可能なプロジェクション型液晶表示装置がポストCRTの最有力候補として注目されているが、CRTの表示品位に到達するためにはさらなる高精細化及び高開口率化が望まれている。これらの要望を実現するために重要な開口率を決定する要素の一つにブラックマトリクス（以下、BMと称する）の形状がある。BMは画素電極以外での透過光を遮断することでコントラストの低下を防ぎ、TFT部への光の入射を遮断することでTFTでの光電流の発生による表示品質の低下を防ぐ役目をしている。

【0003】従来、特公平6-230422号公報に開

示されるような液晶表示装置が知られている。図6は従来の投影型液晶表示装置の画素部分の構成を示す上面図である。この液晶表示装置は、下部基板（以下、TFT基板と称する）及び対向基板（以下、上部基板と称する）の2枚からなり、対向基板にはBM105が形成されており、画素開口部の形状はこのBM105と、信号配線（以下、ソース信号配線と称する）102とによって規定されている。また、ここではBM105と同様にソース信号配線102も遮光膜としての機能を有すると共に、画素電極103の一部をソース信号配線102と重ねているので画素電極103の開口率を向上させることができる。このような構成によればTFT基板と対向基板との貼り合わせ時に図6の縦方向にずれが生じても、開口部が常に画素電極103から外れず、開口率も低下しないという利点がある。

## 【0004】

【発明が解決しようとする課題】しかしながら上記従来の液晶表示装置の場合、貼り合わせマージンが変更できないので、画素の大きさを小さくして高精細化を図ると、開口率が急激に減少する。

【0005】また、貼り合わせずれが生じると開口部の形状及び大きさが変化するので、R、G、Bの各色毎にパネルを使用する3板式の投影型液晶表示装置においては各色の透過率に差異を生じるため色バランスが崩れ、この結果、表示品位が非常に低下する。また、R、G、Bの3色を一枚のパネルに形成する場合にも各パネル毎に透過率が変化する上に、各画素の開口部の中心の相対距離が変化するので安定した明るさと発色を有するパネルを提供することが困難となる。

【0006】本発明の目的とするところは、TFT基板側に存在する金属配線を画素間の遮光の一部に利用して開口率を向上させた、特に投影型液晶表示装置において、TFT基板と対向基板の貼り合わせずれによる開口部形状の変化がない液晶表示装置を提供することにある。

## 【0007】

【課題を解決するための手段】本発明の液晶表示装置は、画素電極と該画素電極への信号の入出力を制御するスイッチング素子と、該スイッチング素子を順次オンオフ制御する走査配線（以下、ゲート信号配線と称する）と、前記スイッチング素子を介して画素電極へデータを入出力するためのソース信号配線とを設けたTFT基板と、透明電極及び遮光膜を設けた対向基板との間に液晶を保持してなる液晶表示装置であって、前記画素電極の一部が前記ゲート信号配線またはソース信号配線に重なる構造を有する液晶表示装置において、画素開口部の形状が長方形であり、該長方形の向かい合う2辺の1組が前記遮光膜によって規定され、他の1組がTFT基板に形成された配線パターンによって規定されたことを特徴とし、そのことにより上記目的が達成される。



【0008】前記スイッチング素子が、前記遮光膜と対向する位置に形成されることが好ましい。

【0009】また、前記配線パターンの少なくとも一部が、ゲート信号配線であることが好ましい。

【0010】さらに、前記配線パターンの少なくとも一部が、ソース信号配線であることが好ましい。

【0011】望ましくは、前記配線パターンの少なくとも一部が、一定電圧で保持される。

【0012】以下、上記構成による作用について説明を行う。

【0013】本発明の液晶表示装置は、前記画素電極の一部が前記ゲート信号配線またはソース信号配線において、画素開口部の形状が長方形であり、この長方形の向かい合う2辺の1組が前記遮光膜によって規定され、他の1組がTFT基板に形成された配線パターンによって規定される。これにより、TFT基板と対向基板を貼り合わせた際に大きさ1、方向 $\theta$ のずれが生じた場合、液晶表示装置の各画素においてゲート信号配線方向とソース信号配線方向をそれぞれX、Yとし、X軸方向のずれをx、Y軸方向のずれをyとすると1及び $\theta$ はそれぞれ次のように表すことができる。

$$【0014】1^2 = x^2 + y^2$$

$$\theta = y/x$$

すなわち、1、 $\theta$ はそれぞれX軸方向成分及びY軸方向成分に変換することができる。本発明の液晶表示装置では向かい合う2辺の一方、例えばX軸方向をBMで遮光し他方をTFT基板側の金属配線で遮光するので、開口部の形状が長方形になっている。ここで大きさ1、方向 $\theta$ のずれはそれぞれ、上式においてX、Y軸方向成分に変換可能であるので、X軸方向成分のずれに対してはBMで規定されている開口部の辺が直線であることにより開口部の大きさと各開口部間の相対距離は一定のままである。一方、Y軸方向成分のずれに対してはBM全体が動くこととなるので、開口部の大きさと各開口部間の相対距離は一定である。

【0015】前記スイッチング素子が、前記遮光膜と対向する位置に形成されることにより、例えばバックライト等による光のTFTへの入射が遮光膜で遮られるので、光電流が生じない。

【0016】前記配線パターンの少なくとも一部がゲート信号配線である。これにより、例えば開口部を規定する向かい合う二辺がゲート信号配線によって規定されるので、この部分で高い遮光性を得ることができるとともに、貼り合わせずれが生じても開口部の形状は変化しない。

【0017】または、前記配線パターンの少なくとも一部が、ソース信号配線である。これにより、例えば開口部を規定する向かい合う二辺がソース信号配線によって規定されるので、この部分で高い遮光性を得ることができるとともに、貼り合わせずれが生じても開口部の形状

は変化しない。

【0018】前記配線パターンの少なくとも一部が、一定電圧で保持される。これにより、画素開口部の一部が保持容量電極によって規定されているので、貼り合わせずれが生じても開口部の形状が変化しない。

【0019】

【発明の実施の形態】

（実施の形態1）本発明の実施の形態について図面に基づき以下に説明を行う。図1は本発明の一実施形態による液晶表示装置の構成を示す部分平面図である。

【0020】図1において、液晶表示素子はTFT基板と対向基板の2枚の基板で構成されており、両基板には複数の画素電極3がマトリクス状（ストライプ配列）に設けられている。TFT基板側には各画素電極3の周囲を通り、互いに直交するようにゲート信号配線1及びソース信号配線2が設けられており、ゲート信号配線1及びソース信号配線2の交差部付近には液晶駆動用のスイッチング素子として画素電極3に接続されたTFTが設けられている。一方、対向基板側にはゲート信号配線1に対向する位置にBM5が直線状に形成されており、さらにBM5には画素電極3との重なりを規定するための貼り合わせマージンaが設けられている。貼り合わせマージンaの大きさは、貼り合わせ精度を考慮した上で設定されているので、貼り合わせずれによって画素電極3を構成するゲート信号配線1側の辺がBM5が形成された領域から外れることはない。

【0021】以上のようにBM5で規定されている開口部の辺が直線となっているので、ゲート信号配線1方向の貼り合わせずれが生じても開口部の大きさと各開口部間の相対距離は変化しない。一方、ソース信号配線2方向の貼り合わせずれが生じた場合にも、BM5全体が動くので開口部の大きさ及び開口部間の相対距離は変化しない。すなわち、ゲート信号配線1方向またはソース信号配線2方向の貼り合わせずれの大きさが貼り合わせマージンaよりも小さいので、貼り合わせ精度内での任意の方向、任意の大きさのずれに対しても、開口部の大きさと各開口部間の相対距離は変化しない。この結果、特にR、G、Bの各色毎にパネルを使用する3板式の投影型液晶表示装置においては各色の透過率に差異を生じず、所望とする色バランスを確実に再現し、パネル毎に透過率のばらつきがないので、安定した明るさと発色を有する液晶表示素子を提供することが可能となる。

【0022】また、上記の構成の液晶表示装置は以下の手法で作製される。

【0023】まず、対向基板上にAl、Cr等の金属薄膜または黒色樹脂等、光の透過しない膜を成膜し、図1に示す形状にパターンニングし、BM5とする。本実施の形態1においてはBM5として感光性の黒色樹脂を用いたので、薄膜をエッチングする工程がなく、工程の簡略化を図ることができた。BM5を形成した後、対向電極

となるITOを形成し、予め作製しておいた周知のTFT基板と貼り合わせて、内部に液晶を注入すると本発明の液晶表示装置が完成する。

【0024】このとき、必要ならば赤(R)、緑(G)、青(B)の各色のカラーフィルタを各画素に形成してもよいし、光の利用効率を向上させるため、各画素に対応する位置にマイクロレンズを備えてもよい。

【0025】尚、図1のように画素電極の配列がマトリクス状(ストライプ配列)の場合に限らず、図2のようにソース信号配線2方向の隣り合う画素の位置がゲート信号配線1方向の画素の繰り返しピッチの半分ほどずれている(デルタ配列)場合にも図1と同様、ゲート信号配線1と貼り合わせマージンをとって画素の端部にBMを形成すればよい。この場合、各画素部の構成は図1の液晶表示素子と同様なので効果についても同様のものを得ることができる。

【0026】(実施の形態2)本発明の別の実施の形態について図面に基づき以下に説明を行う。

【0027】図3は実施の形態2における本発明の液晶表示素子の構成を示す部分平面図である。

【0028】図3において、実施の形態1の液晶表示装置の構成に、さらにTFT基板上に付加容量配線6がゲート信号配線1と平行に形成されている。また、BM5が付加容量配線6とゲート信号配線1との隙間を隠すように形成されている。

【0029】このとき、画素電極3は付加容量配線6に重なっているので付加容量配線6の端部から貼り合わせマージンa分だけ対向基板でBM5を大きく形成すると、貼り合わせずれが生じても付加容量配線6は常にBM5の下に存在する。この結果、開口部の形状及び大きさが変化せず、安定した表示品位を有する液晶表示装置を提供することができる。特にR、G、Bの各色毎にパネルを使用する3板式の投影型液晶表示装置においては各色の透過率に差異を生じず、所望とする色バランスを確実に再現し、パネル毎に透過率のばらつきがないので、安定した明るさと発色を有する液晶表示素子を提供することが可能となる。

【0030】(実施の形態3)本発明の別の実施の形態について図面に基づき以下に説明を行う。

【0031】図4は本実施の形態3における液晶表示素子の画素部及びそれを取り囲む配線の構成を示す部分平面図である。

【0032】図4において、液晶表示素子には複数の画素電極3がマトリクス状に設けられており、各画素電極3の周囲を通り、互いに直交するように、ゲート信号配線1及びソース信号配線2が設けられている。ゲート信号配線1及びソース信号配線2の交差部付近には液晶駆動用のスイッチング素子として画素電極3に接続されたTFT4が設けられている。また、付加容量電極6がソース信号配線2及び画素電極3と重なるように形成され

ている。

【0033】本実施の形態3においては、ソース信号配線2と付加容量配線6、画素電極3と付加容量配線6とがそれぞれ重なるが、画素電極3がソース信号配線2とは重なっておらず、開口部の形状を規定するのは付加容量配線6となる。つまり、開口部は二組の向かい合う辺のうち、一方がTFT基板側、他方が対向基板側で規定されるので他の実施の形態と同様に開口部の形状及び大きさは変化することはない、さらにデータ信号が画素電極3と信号配線との寄生容量を介して画素電極3に影響することがないので、表示品位を向上させることができる。

【0034】(実施の形態4)本発明の別の実施の形態について図面に基づき以下に説明を行う。

【0035】図5は本実施の形態4における液晶表示素子の画素部及びそれを取り囲む配線の構成を示す部分平面図である。

【0036】本実施の形態4においては、TFT4がソース信号配線2に揃って形成されており、対向基板に形成されたBM5はソース信号配線2に沿って形成されたTFT4及びソース信号配線2と画素電極3の隙間を遮光している。

【0037】本実施の形態4の液晶表示装置の構成を上記実施の形態1から3の構成と比較すると、BM5の形成方向は異なるが、TFT基板側のゲート信号配線1の端部と対向基板側のBM5の端部で開口部を規定している点は共通している。

【0038】したがって、二組の向かい合う辺のうち、一方がTFT基板側、他方が対向基板側を規定しているので、他の実施形態と同様に開口部の形状及び大きさは変化することはない。

【0039】

【発明の効果】以上のように本発明の液晶表示装置によれば、例えばゲート信号配線及びTFTを被覆するようにBMを形成したとき、BMで規定されている開口部の辺が直線となっているので、ゲート信号配線方向の貼り合わせずれが生じても開口部の大きさと各開口部間の相対距離は変化しない。一方、ソース信号配線方向の貼り合わせずれが生じた場合にも、BM全体が動くので開口部の大きさ及び開口部間の相対距離は変化しない。すなわち、ゲート信号配線方向またはソース信号配線方向の貼り合わせずれの大きさが貼り合わせマージンよりも小さいので、貼り合わせ精度内での任意の方向、任意の大きさのずれに対しても、開口部の大きさと各開口部間の相対距離は変化しない。この結果、特にR、G、Bの各色毎にパネルを使用する3板式の投影型液晶表示装置においては各色の透過率に差異を生じず、所望とする色バランスを確実に再現し、パネル毎に透過率のばらつきがないので、安定した明るさと発色を有する液晶表示素子を提供することが可能となる。

【図面の簡単な説明】

【図 1】本発明の実施の形態 1 におけるストライプ配列の液晶表示装置の一面素部分を示す平面図である。

【図 2】本発明の実施の形態 1 におけるデルタ配列の液晶表示装置の平面図である。

【図 3】本発明の実施の形態 2 における液晶表示装置の部分平面図である。

【図 4】本発明の実施の形態 3 における液晶表示装置の部分平面図である。

【図 5】本発明の実施の形態 4 における液晶表示装置の\*10

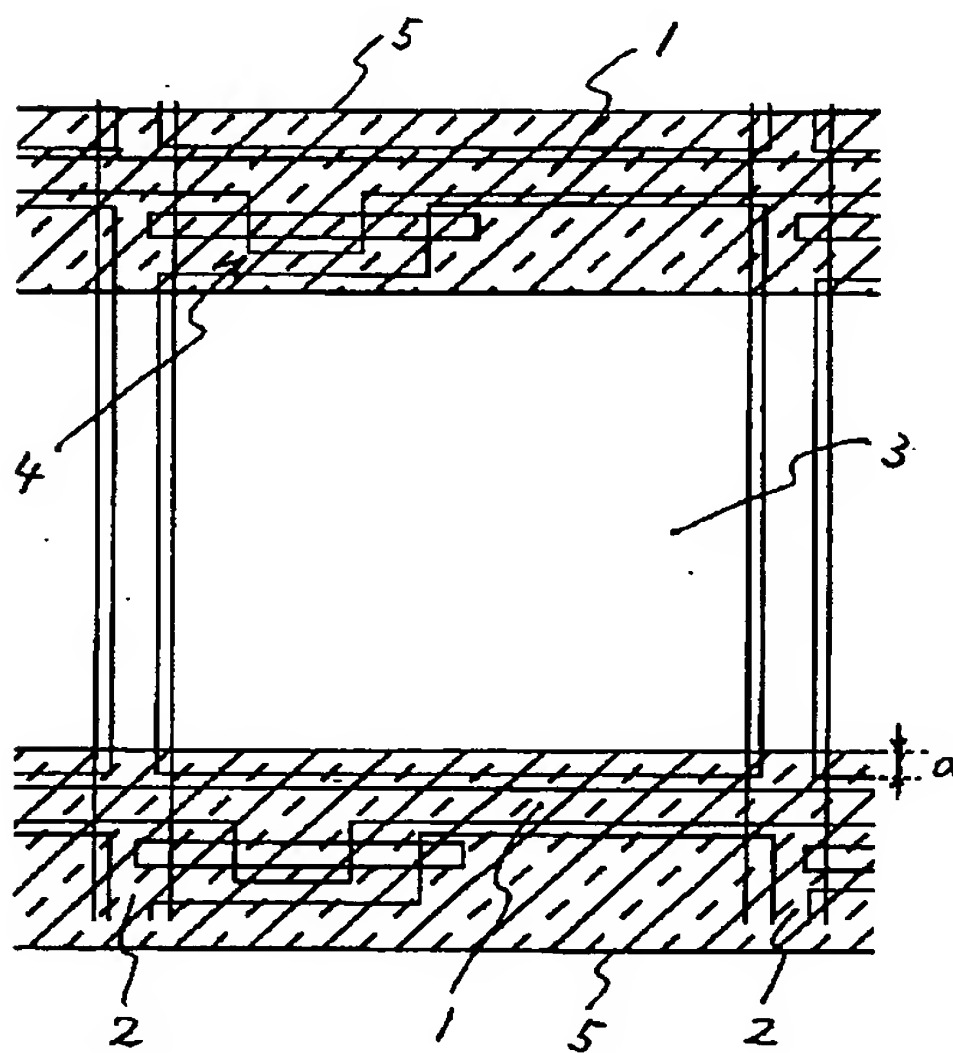
\*部分平面図である。

【図 6】従来の液晶表示装置の部分平面図である。

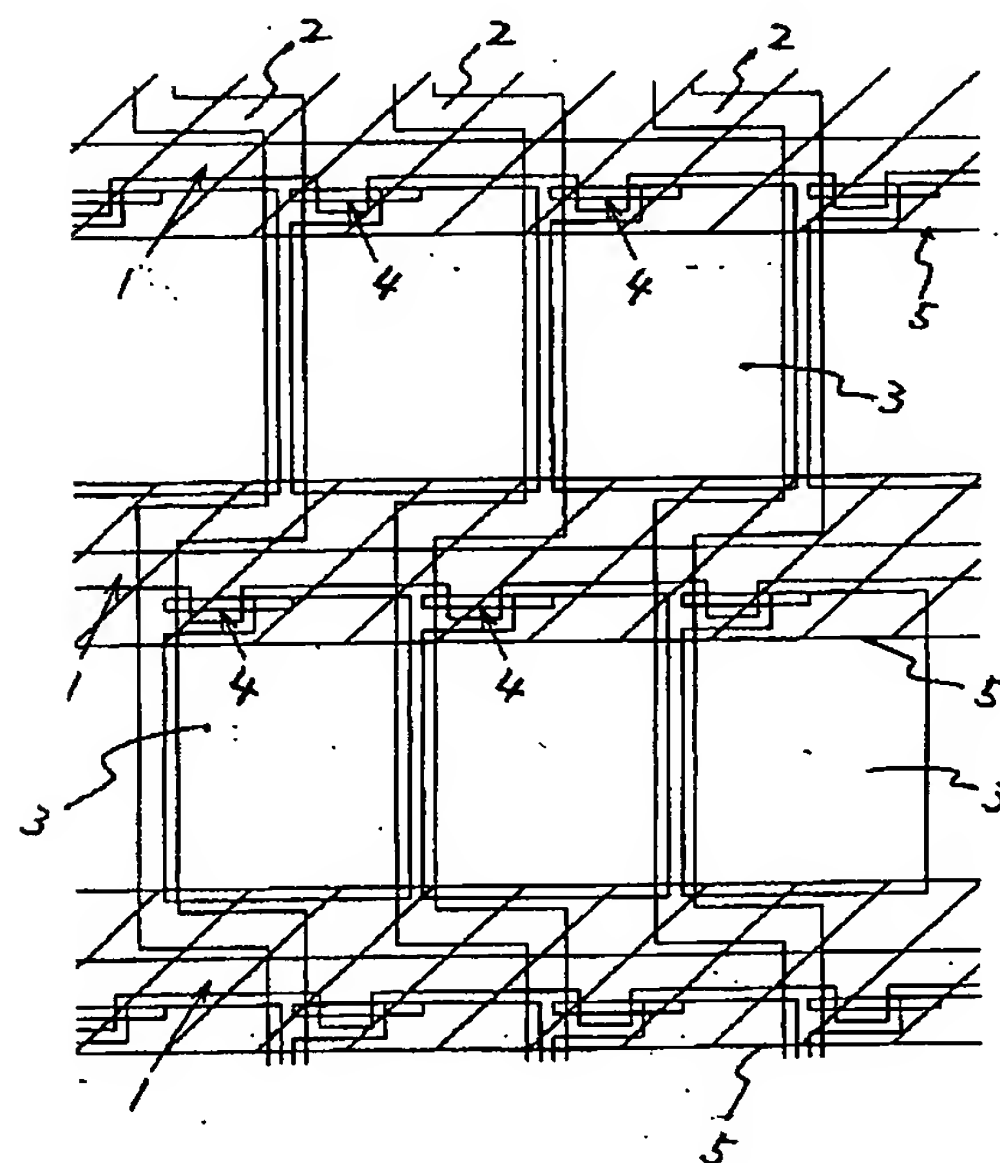
【符号の説明】

- |       |         |
|-------|---------|
| 1、101 | ゲート信号配線 |
| 2、102 | ソース信号配線 |
| 3、103 | 画素電極    |
| 4、104 | TFT     |
| 5、105 | BM      |
| 6     | 付加容量配線  |

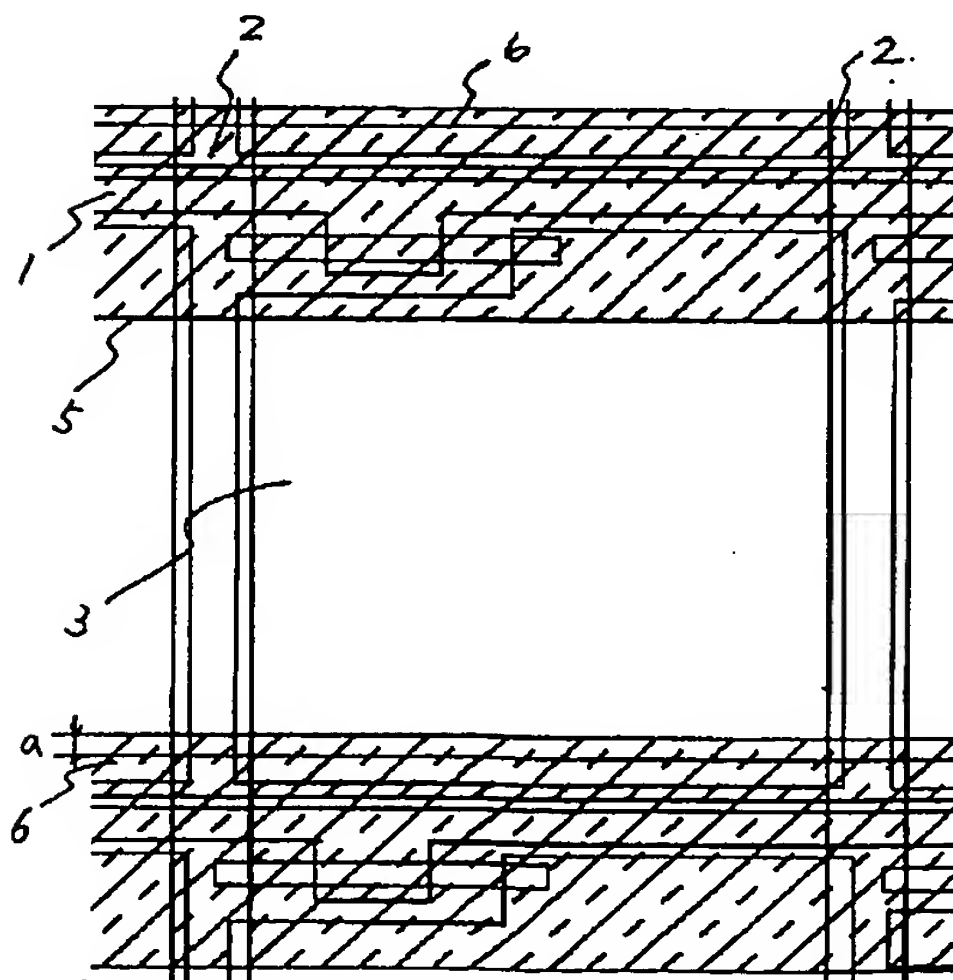
【図 1】



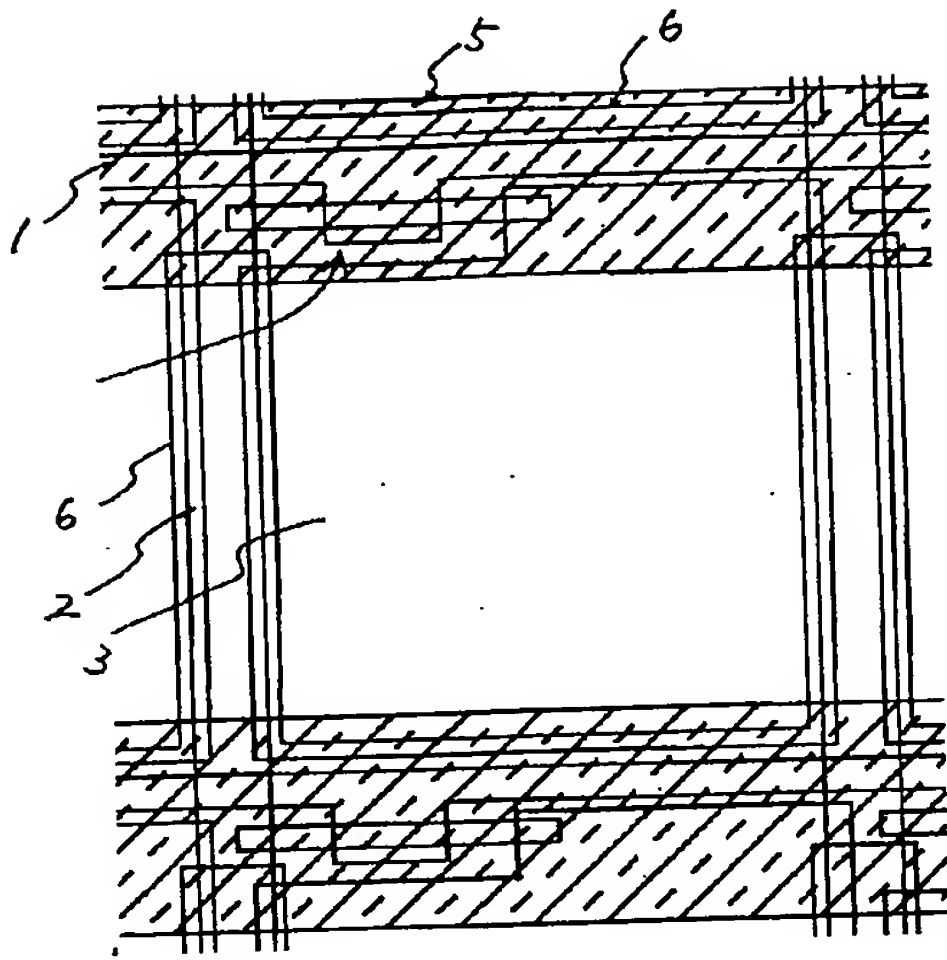
【図 2】



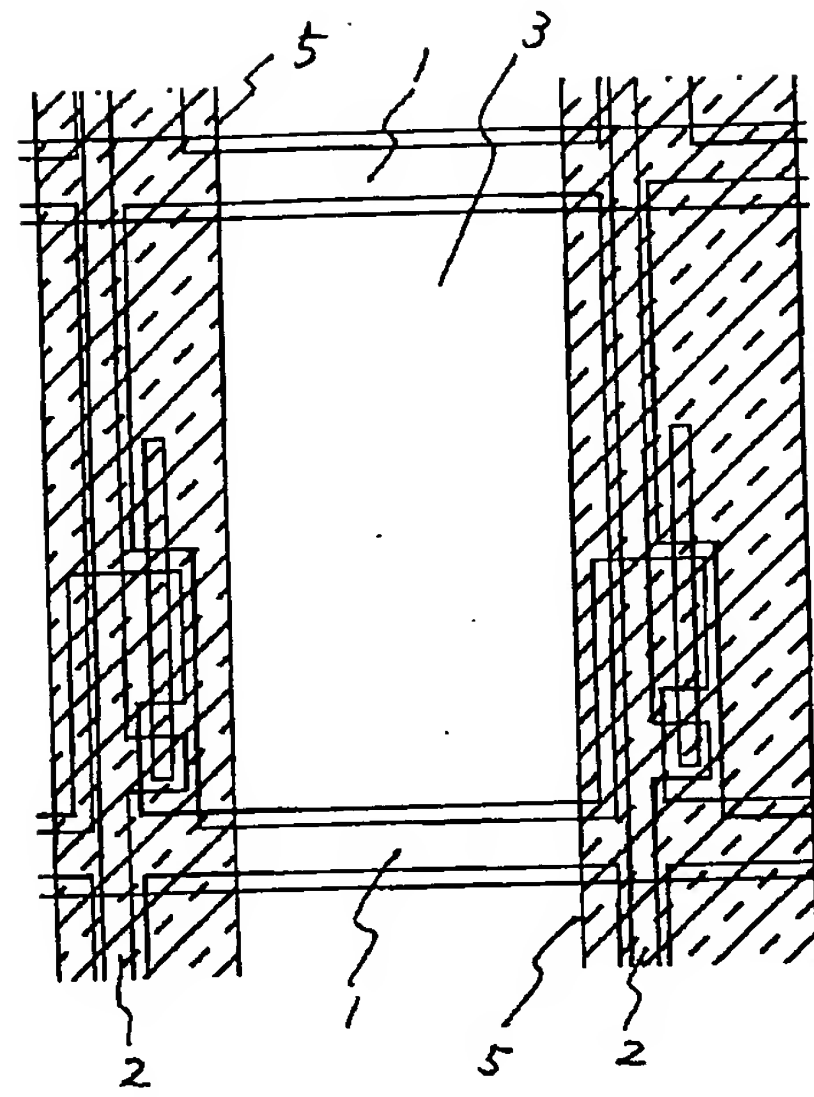
【図 3】



【図4】



【図5】



【図6】

